The Voltage Source Inverter

Ramón Gutiérrez, Marco Rivera, and Patrick Wheeler

Abstract—This paper presents the Voltage Source Inverter. On this paper it will be discussed its topology, mathematical model, switching states and the characteristic curves of the inverter. Moreover, the authors will analyze the concept of "dead time", aiming to understand how to correctly start a VSI without damaging its components.

Keywords—voltage source inverter, silicon carbide, sine pulse wide modulation, optimal asymetric variable dead-time, wide band gap devices, metal-oxide semiconductor field-effect transistor, insulated gate bipolar transistor.

I. INTRODUCCIÓN

E L inversor fuente de voltaje es ampliamente utilizado en aplicaciones de diferentes rangos de potencia [1]. Tiene múltiples aplicaciones al ser de los inversores más simples, en sistemas desacoplados de la red donde se requiere alimentar una carga y no se tiene acceso a la red [2]. Para inyectar potencia proveniente de fuentes de energía renovable a la red, se ve ampliamente utilizado en los sistemas Fotovoltaicos (FV) [3], [4], [5]. Aunque no esta tan presente como en los sistemas FV, también se ve utilizado en la conversión de energía eólica [6]. También se ven aplicados en la industria automotriz como en autos híbridos y/o eléctricos [7], [8], [9]. Otra aplicación donde se ve ampliamente utilizado el inversor fuente de voltaje es para controlar motores de inducción [10], [11].

La confección de este artículo es la de proveer una base conceptual a aquellas personas que están comenzando en el estudio de convertidores de potencia.

II. TOPOLOGÍA DEL INVERSOR FUENTE DE VOLTAJE

El VSI (del inglés Voltage Source Inverter), es un inversor que en su entrada recibe un voltaje DC y en su salida entrega un voltaje trifásico AC, las tres fases están representadas en la Figura 1 como a, b y c. Cada pierna del inversor está compuesta por dos switches S_1 con S_4 , S_3 con S_6 y S_5 con S_2). Una restricción para asegurar el correcto funcionamiento del convertidor es que no pueden estar encendidos los dos switches de la misma pierna al mismo tiempo [12]. El activar dos switches de la misma pierna significa que se está cortocircuitando la fuente DC (v_{dc}) y esto provocaría que se dañen los switches.

P. Wheeler, Jefe de departamento de Ingeniería Eléctrica y Electrónica, Universidad de Nottingham, Inglaterra, email: pat.wheeler@nottingham.ac.uk.

III. ESTADOS DE CONMUTACIÓN

En la Tabla I se pueden apreciar los estados válidos del VSI, esto quiere decir todos los estados donde se cumple la condición mencionada anteriormente. En la Tabla II se pueden apreciar los voltajes entre líneas de salida y las corrientes de salida en el VSI. Se puede apreciar que los estados 7 y 8 corresponden a estados nulos, esto quiere decir que no se está entregando potencia a la salida, mientras que los estados del 1 al 6 hay voltaje y corriente presentes en la salida, por lo tanto, el inversor si está entregando potencia.

IV. MODELO MATEMÁTICO

La corriente del enlace DC (i_{dc}) está determinada en función de los switches del inversor y de la corriente de salida como [12]:

$$i_{dc} = \begin{bmatrix} S_1 & S_2 & S_3 \end{bmatrix} i^{abc} \tag{1}$$

El voltaje de salida se muestra a continuación en función de los switches del inversor y el voltaje del enlace DC (v_{dc}):

$$v^{abc} = \begin{bmatrix} S_1 \\ S_2 \\ S_3 \end{bmatrix} v_{dc}$$
(2)

V. TIEMPOS MUERTOS

Un tiempo muerto consiste en un lapso en el cual se mantienen apagados los switches de un convertidor con el fin de asegurar la correcta y segura operación de éste. Este tiempo depende de lo recomendado por el datasheet en cuanto al tiempo que demora el switch utilizado en cambiar de estado. También se puede establecer un tiempo dado por el usuario, siempre y cuando cumpla con el mínimo dado por el datasheet mencionado anteriormente. El tiempo muerto no es más que un cambio de estado de alto a bajo. Cabe destacar que en el caso de un inversor fuente de voltaje no pueden existir dos switches conduciendo en una misma pierna y es en ese momento cuando se aplica el tiempo muerto, con el fin de asegurar la correcta operación del convertidor de potencia [13]. En la Figura 2 se puede apreciar la representación gráfica de un tiempo muerto, en la Figura está representado con los switches S_1 y S_4 , pero también aplica para los switches S_3 con S_6 y S_5 con S_2 . Se puede notar que hay un tiempo T_m donde ambos switches permanecen apagados, este corresponde al tiempo muerto.

VI. CURVAS CARACTERÍSTICAS

A continuación, se muestran las curvas características del inversor fuente de voltaje obtenidas por medio de una simulación, los parámetros de dicha pueden observarse en la Tabla III.

Para simular el inversor se crearon tres señales SPWM (Sine Pulse Width Modulation) desfasadas 120°, a partir de la

R. Gutiérrez, Alumno Memorista de Pregrado de Ingeniería civil Mecatrónica, miembro de Laboratorio de Conversión de Energías y Electrónica de Potencia (LCEEP), Facultad de Ingeniería de la Universidad de Talca, campus Curicó, Chile, email: rgutierrez14@alumnos.utalca.cl.

M. Rivera, Director de Laboratorio de Conversión de Energías y Electrónica de Potencia (LCEEP), Facultad de Ingeniería de la Universidad de Talca, campus Curicó, Chile, email: marcoriv@utalca.cl.



Fig. 1. Topología del VSI [12].

Estado	S_1	S_2	S_3	S_4	S_5	S_6	
1	1	1	0	0	0	1	
2	1	1	1	0	0	0	
3	0	1	1	1	0	0	
4	0	0	1	1	1	0	
5	0	0	0	1	1	1	
6	1	0	0	0	1	1	
7	1	0	1	0	1	0	
8	0	1	0	1	0	1	
Tabla I							

ESTADOS VÁLIDOS DE CONMUTACIÓN DEL VSI [12].

Estado	v_{ab}	v_{bc}	v_{ca}	i_{dc}
1	v_{dc}	0	$-v_{dc}$	i_a
2	0	v_{dc}	$-v_{dc}$	$i_a + i_b$
3	$-v_{dc}$	v_{dc}	0	i_b
4	$-v_{dc}$	0	v_{dc}	$i_b + i_c$
5	0	$-v_{dc}$	v_{dc}	i_c
6	v_{dc}	$-v_{dc}$	0	$i_a + i_c$
7	0	0	0	0
8	0	0	0	0
		Tabla II		

VOLTAJE ENTRE LÍNEAS Y CORRIENTES DE SALIDA DEL VSI [12].



Fig. 2. Representación gráfica del tiempo muerto [13].

comparación de una señal triangular y una sinusoidal. Dicha SPWM se ingresa cada una en un switch de cada una de las piernas del convertidor y en el switch restante se le ingresa el negado de la señal. En las Figuras 3, 4 y 5 se pueden notar los voltajes de línea, estos varían entre 30 y - 30 [V], y el ciclo de trabajo cambia a lo largo de su periodo, esto ocurre ya el voltaje medio representa el voltaje de la sinusoidal que se quiere obtener en la salida, es por esto que en las partes donde se llega al peak de la sinusoidal el ciclo de trabajo es mayor que en las partes donde la sinusoidal pasa por el cero.

En las Figuras 6, 7 y 8 se pueden observar las corrientes de línea, a diferencia del voltaje estas tienen una forma más sinusoidal con un poco de ruido, esto es debido a que existen inductores como cargas, estas inductancias se cargan y descargan lo que produce el rizado que se observa.

Se puede observar que, en ambos casos, las tres ondas están desfasadas 120° una de la otra y que el periodo de cada una es de 0, 2[s], por lo tanto, se tiene una frecuencia de 50[Hz].

VII. MEJORA EN EL DESEMPEÑO DEL VSI

De acuerdo a una revisión bibliográfica realizada se puede plantear lo siguiente:

La eficiencia, calidad de potencia y la fiabilidad de los conversores fuente de voltaje basados en MOSFET (Metal Oxide Field Effect Transistor) SiC (Silicon Carbide) se ven significativamente afectadas por los ajustes de los tiempos muertos. El ajuste convencional de tiempos muertos fijos produce grandes pérdidas de voltaje y pérdidas adicionales de potencia debido a la capacitancia de salida de los MOSFET SiC o de los diodos de libre circulación, lo que sería peor a altas frecuencias de conmutación. Para evitar esta situación se plantea utilizar un ajuste OAVDT (Optimal Asymetric Variable Dead-Time), lo que reduce al ser implementado, reduce en un 22, 5% las pérdidas de potencia, a una potencia de salida de 8[kW] con una frecuencia de conmutación de 40[kHz] [14].

En [15] se propone implementar un inversor fuente de voltaje basado en switches híbridos, los cuales consisten en un MOSFET SiC conectado en paralelo con un IGBT (Insulated Gate Bipolar Transistor) de silicio (Si). Dicha implementación es propuesta para obtener altas frecuencias de conmutación y una alta eficiencia a un costo razonable, para lograr esto utilizan un IGBT que soporta una alta corriente junto con un MOSFET SiC que soporta una corriente más baja. Las conclusiones que se obtuvieron en dicho documento es que se consiguen mayores frecuencias de conmutación en comparación a un módulo IGBT y un costo menor a un módulo de MOSFET SiC para altas corrientes. Sin embargo, el MOSFET SiC de baja corriente que se utiliza reduce la fiabilidad y se necesita un control más complejo para el switch híbrido.

En [16] se debate el reemplazo de los IGBT de silicio por MOSFET SiC en un Boost-VSI para lograr una mejora en la eficiencia. El reto de este reemplazo se encuentra en

Voltaje de entrada	$v_{dc} = 30 \ [V]$			
Resistencia de carga	$R = 10 \ [\Omega]$			
Inductancia de carga	$L = 10 \ [mH]$			
Frecuencia de conmutación	2 [kHz]			
Frecuencia de la moduladora	50 [Hz]			
Amplitud de la moduladora	0.8			
Tabla III				

Tabla III Parámetros de la simulación



Fig. 3. Voltaje de línea v_{ab} .



Fig. 4. Voltaje de línea v_{bc} .



Fig. 5. Voltaje de línea v_{ca} .



Fig. 6. Corriente de línea *i*_a.



Fig. 7. Corriente de línea i_b .



Fig. 8. Corriente de línea i_c .



Fig. 9. Inversor Fuente de Voltaje basado en IGBT.



Fig. 10. Voltaje V_{ab} del barrido secuencial.



Fig. 11. Voltaje V_{bc} del barrido secuencial.



Fig. 12. Voltaje V_{ca} del barrido secuencial.

la sensibilidad de los MOSFET SiC a los ruidos de alta frecuencia, generalmente se modifica el driver para evitar los falsos disparos debido al ruido, pero en este caso se mantiene los drivers intactos y se agrega una aislación entre el inversor y el enlace DC. Finalmente se logra una mejora en la eficiencia manteniendo el mismo driver utilizado con IGBT's de silicio.

VIII. IMPLEMENTACIÓN

Hasta el momento se implementó un inversor fuente de voltaje basado en IGBT, este puede apreciarse en la Figura 9.

A dicho inversor se le aplicó un barrido secuencial de los estados mostrados en la Tabla I, esto para validar dichos estados con los voltajes de línea correspondientes mostrados en la Tabla II. En las Figuras 10, 11 y 12 se pueden apreciar los voltajes experimentales v_{ab} , v_{bc} y v_{ca} respectivamente, junto con el estado de cada uno de los switches. Se puede apreciar en las líneas segmentadas cada uno de los 8 estados y entre cada estado el tiempo muerto correspondiente. El voltaje v_{dc} de alimentación aplicado al inversor es de 10 [V] y se operó sin carga.

IX. CONCLUSIONES

En este trabajo se ha presentado el Inversor Fuente de Voltaje, su topología, modelo matemático, estados válidos y sus curvas características. De la revisión bibliográfica realizada se puede concluir lo siguiente:

La mejora en el desempeño del VSI, específicamente la eficiencia, apunta al uso de semiconductores de una amplia banda prohibida como lo son los MOSFET de carburo de silicio, esto combinado con la implementación de tiempos muertos asimétricos produce una mejora notoria en la eficiencia de un VSI. El uso de switches híbridos permite una mejora en la eficiencia y un aumento en la frecuencia de conmutación que se puede aplicar en el VSI, con lo que se reducirían los filtros de salida, pero el utilizar switches híbridos reduce bastante la fiabilidad del inversor debido a que se aumenta la cantidad de componentes necesarios, además de que se vuelve más complejo el controlar el inversor. Se pueden reemplazar los semiconductores en un inversor directamente sin hacer una modificación en el driver, pero se debe aplicar una aislación en el enlace DC debido a que en los MOSFET de carburo de silicio se pueden producir falsos disparos debido a los ruidos de alta frecuencia.

AGRADECIMIENTOS

Los autores agradecen al Proyecto Fondecyt Regular 1160690.

REFERENCIAS

- L. Dongdong, T. Zhengyan, Y. Cikai, and S. S. Kumar, "Design and implementation of space vector modulated three phase voltage source inverter," in 2019 IEEE International Conference on Sustainable Energy Technologies and Systems (ICSETS), Feb 2019, pp. 331–335.
- [2] A. Hussain, H. A. Sher, A. F. Murtaza, and K. Al-Haddad, "Improved voltage controlled three phase voltage source inverter using model predictive control for standalone system," in *IECON 2018 - 44th Annual Conference of the IEEE Industrial Electronics Society*, Oct 2018, pp. 5308–5313.
- [3] A. B. Taha and S. F. Babiker, "Design and simulation of voltage source grid connected inverter (vsi)," in 2018 International Conference on Computer, Control, Electrical, and Electronics Engineering (ICCCEEE), Aug 2018, pp. 1–5.
- [4] P. K. Pathak, A. Kumar Yadav, and P. Tyagi, "Design of three phase grid tied solar photovoltaic system based on three phase vsi," in 2018 8th IEEE India International Conference on Power Electronics (IICPE), Dec 2018, pp. 1–6.
- [5] P. Nandi and R. Adda, "Three-phase grid-connected photovoltaic switched boost inverter with low-voltage ride-through capability," in 2018 IEEE International Conference on Power Electronics, Drives and Energy Systems (PEDES), Dec 2018, pp. 1–6.
- [6] A. Abbou, R. Elakhrif, and A. Mousmi, "Vrms control of self-excited induction generators feeding a three-phase ac load used in wind turbine," in 2018 9th International Renewable Energy Congress (IREC), March 2018, pp. 1–6.
- [7] M. Kumari, P. R. Thakura, and D. N. Badodkar, "Transient analysis of three-phase high-power voltage source inverter with nonlinearities in hybrid electric vehicles," *IEEE Transactions on Power Electronics*, vol. 33, no. 4, pp. 3672–3680, April 2018.
- [8] F. Savi, G. Buticchi, C. Gerada, P. Wheeler, and D. Barater, "Wide bandgap voltage source inverter design for automotive electric drivetrain," in 2018 IEEE International Conference on Electrical Systems for Aircraft, Railway, Ship Propulsion and Road Vehicles International Transportation Electrification Conference (ESARS-ITEC), Nov 2018, pp. 1–5.
- [9] —, "Wide bandgap voltage source inverter design for automotive electric drivetrain," in 2018 IEEE International Conference on Electrical Systems for Aircraft, Railway, Ship Propulsion and Road Vehicles International Transportation Electrification Conference (ESARS-ITEC), Nov 2018, pp. 1–5.
- [10] K. Suzuki, S. Saito, T. Kudor, A. Tanaka, and Y. Andoh, "Stability improvement of v/f controlled large capacity voltage-source inverter fed induction motor," in *Conference Record of the 2006 IEEE Industry Applications Conference Forty-First IAS Annual Meeting*, vol. 1, Oct 2006, pp. 90–95.
- [11] D. Cholewa, W. Mazgaj, and Z. Szular, "Cooperation between vector controlled cage induction motor and voltage source inverter operating with soft switching system," in 2018 International Symposium on Electrical Machines (SME), June 2018, pp. 1–5.
- [12] M. Rivera, "The voltage source inverter."
- [13] —, "Lógica programable guía de tiempos muertos."
- [14] L. Zhang, X. Yuan, J. Zhang, X. Wu, Y. Zhang, and C. Wei, "Modeling and implementation of optimal asymmetric variable dead-time setting for sic mosfet-based three-phase two-level inverters," *IEEE Transactions on Power Electronics*, pp. 1–1, 2019.
- [15] L. Li, P. Ning, X. Wen, Q. Ge, and Y. Li, "A 30kw three-phase voltage source inverter based on the si igbt/sic mosfet hybrid switch," in 2019 IEEE Applied Power Electronics Conference and Exposition (APEC), March 2019, pp. 1397–1401.
- [16] S. Acharya, N. S. Chauhan, and S. K. Mishra, "Replacing si-igbt by sic mosfet in high gain inverter: Challenges and opportunities," in 2018 IEEE International Conference on Power Electronics, Drives and Energy Systems (PEDES), Dec 2018, pp. 1–6.